

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-209001

(43)Date of publication of application : 07.08.1998

(51)Int.Cl.

H01L 21/027  
H01L 21/82  
// H01L 39/24

(21)Application number : 09-006157

(71)Applicant : AGENCY OF IND SCIENCE &amp; TECHNOL

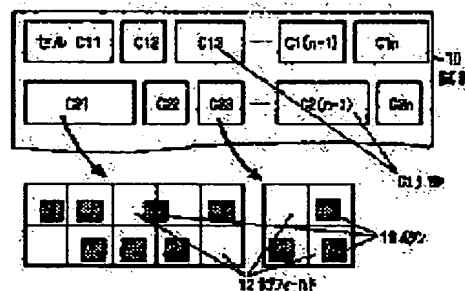
(22)Date of filing : 17.01.1997

(72)Inventor : AOYANAGI MASAHIRO

## (54) METHOD OF WRITING PATTERN FOR INTEGRATED CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To improve required figure pattern writing accuracy for constituting an integrated circuit.

SOLUTION: Cells  $C_{ij}$  prepared by the standard cell system are divided in subfields 12 which can be quickly written at once when writing by an electron beam directly. Data of the pattern 13 contained in each cell  $C_{ij}$  is converted to a writing pattern data for writing by the electron beam direct writing method for every divided subfield 12.

## LEGAL STATUS

[Date of request for examination] 17.01.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3174845

[Date of registration] 06.04.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-209001

(43) 公開日 平成10年(1998) 8月7日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 L 21/027

H 0 1 L 21/30

5 4 1 J

21/82

39/24

Z A A W

// H 0 1 L 39/24

Z A A

21/82

B

審査請求 有 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平9-6157

(71) 出願人 000001144

工業技術院長

東京都千代田区霞が関1丁目3番1号

(22) 出願日 平成9年(1997) 1月17日

(72) 発明者 青柳 昌宏

茨城県つくば市梅園1丁目1番4 工業技

術院電子技術総合研究所内

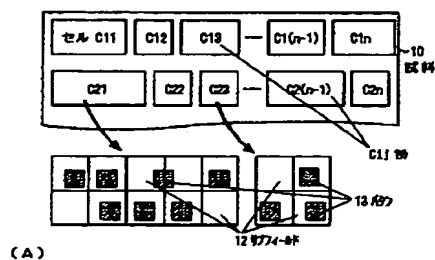
(74) 指定代理人 工業技術院電子技術総合研究所長

(54) 【発明の名称】 集積回路用図形パタンの描画方法

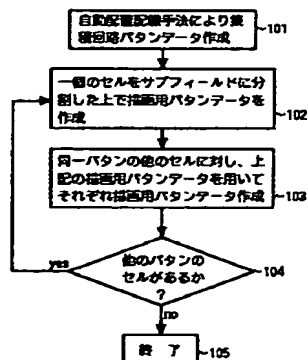
(57) 【要約】

【目的】 集積回路の構築に必要な図形パタンの描画精度を向上する。

【構成】 スタンダードセル方式により作成された各セル $C_{ij}$ を電子ビーム直接描画時に一どきに高速描画可能な複数のサブフィールド12に分割する。個々のセル $C_{ij}$ に含まれる図形パターン13のデータを、上記で分割した各サブフィールド12ごとに電子ビーム直接描画法により描画するための描画用パターンデータに変換する。



(A)



(B)

## 【特許請求の範囲】

【請求項1】 スタンダードセル方式に基づき試料表面の面積領域内に作成される図形ボタンを電子ビーム直接描画法により描画する集積回路用図形ボタンの描画方法であって；上記スタンダードセル方式により得られる集積回路ボタンデータに含まれるセル群中の個々のセルを、上記電子ビーム直接描画法により高速描画可能な複数のサブフィールドに分割した上で；該個々のセルに含まれる図形ボタンのデータを該分割した各サブフィールドごとに上記電子ビーム直接描画法により描画するための描画用ボタンデータに変換すること；を特徴とする集積回路用図形ボタンの描画方法。

【請求項2】 請求項1記載の方法であって；上記セル群中に同じセルが存在する場合には、その中の一つについて上記変換した描画用ボタンデータを他のセルについても位置座標の変換により援用すること；を特徴とする方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は超電導集積回路等、集積回路を構築する際に必要となる図形ボタンを電子ビーム直接描画法により描画する描画方法に関し、特にスタンダードセル方式に従い作成された図形ボタンを高精度に描画するための改良に関する。

## 【0002】

【従来の技術】昨今の膨大かつ複雑な集積回路を設計するには何等かの自動配置配線ツールが必要であり、その中に、階層構造の各階層ごとに、相互の配置関係や配線関係を含めて単位となる回路セルボタンを作成するスタンダードセル方式（ポリセル方式とも呼ばれる）がある。この方式は実際、便利な方式であるが、一方で、これにより作成された各セルを実際に集積回路基板上に実現するには、各セルの図形ボタンに忠実に従ったリソグラフィ工程が必要となる。特に、超電導集積回路では、能動素子として用いるジョセフソン接合素子の接合面積をスタンダードセル方式によって描かれた図形ボタン通りに正確に規定するのに、極めて高い精度のリソグラフィ技術が要求される。

【0003】そこで、リソグラフィ工程における高忠実度な描画方法として、電子ビーム直接描画法が採用される。この方法自体は周知であって、電子銃から発せられる電子ビームを電子レンズによって最大偏向範囲内で偏向しながら、例えば試料表面に塗布したレジスト層に対し、当該電子ビームにより直接に図形ボタンを描画する。

## 【0004】

【発明が解決しようとする課題】しかるに、このような電子ビーム直接描画法は、他の描画法に比せば高精度であるが、電子レンズによる最大偏向範囲に制約があり、フィールドと呼ばれる描画可能範囲は最大でも 500 $\mu$ m

角程度である。ところが、集積回路を構築すべき試料（基板）の平面積はこれよりずっと大きく、例えば 5cm 角程度が普通になっている。大型な基板ウエハが安く手に入るようになったからである。

【0005】そのため、図2(A)に示すように、表面に図形を描画すべき試料10の当該表面を(n $\times$ m)個のフィールド11に分割し、その時々で電子ビームが狙うフィールド11は、試料10の方を図示しない X-Y ステッパ等で機械的に動かすことで決定している。また、一つのフィールド11内でも電子ビームを一どきに連続して高速に偏向走査できる範囲、いわゆるワンショットで高速描画できる範囲も、デジタル-アナログ変換器を用いての偏向電流の生成等、駆動系の都合上から限られているため、各フィールド11はさらに(p $\times$ q)個のサブフィールド12に分割される。フィールド11の大きさが既述のように 500 $\mu$ m 角程度の場合、各サブフィールド12の大きさは 100 $\mu$ m 角程度とされる。

【0006】一方、描画すべき図形ボタンの方は、従来、電子ビームを用いての描画用ボタンの作成とは無関係、独立なスタンダードセル方式により描かれているため、図2(B)に示すように、描くべきボタン13の中、太線で示したフィールド境界が通るボタン、すなわち隣接するフィールド11、11に跨がるボタン13'が生ずることも稀ではない。

【0007】そしてこのことが、当該ボタン13'の描画精度に悪影響を及ぼしていた。電子ビーム直接描画法は、相対的には高精度な手法であるとは言え、フィールド11の境界部分は最大偏向角領域となるため、どうしても偏向歪みが大きくなり、満足な画像精度とはなり難い。そうかと言って、従来の手法に依存する限り、全ての図形ボタンがフィールド境界に全く架からないようにすることはできない。セルの配置条件に制約が出過ぎてしまい、ひいては集積密度を大きく低減させることになってしまう。

【0008】本発明はこの点に鑑みてなされたもので、集積回路構築に必要なリソグラフィ工程において、電子ビーム直接描画手法を採用するに際しフィールド境界での描画の問題を解決し、スタンダードセル方式により設計された各図形ボタンをより高精度に描き得るような手法を提案せんとするものである。

## 【0009】

【課題を解決するための手段】本発明は上記目的を達成するため、従来においては描画すべき全面積範囲、すなわち既述した例では試料10の全表面をただ単純に全て均等な面積の(n $\times$ m)個のフィールド群に分割し、各フィールドをこれも単純に(p $\times$ q)個のサブフィールドに分割するという手法を改め、スタンダードセル方式により得られた集積回路ボタン中にあって描くべき各図形ボタンの一つ一つに着目し、それら自体を個々にサブフィールドに分割した上で、個々のセルに含まれる図形ボタンのデ

ータを当該分割した各サブフィールドごとに、電子ビーム直接描画法により描画するための描画用パターンデータに変換するという手法を提案する。

【0010】もちろん、個々のサブフィールド自体の大きさは従来におけるそれと変わらなくて良い。電子ビーム直接描画法において一どきに高速描画可能な面積範囲を上限とすれば良い（小さくする分にはもちろん構わない）。

【0011】さらに、本発明の望ましい下位の態様として、スタンダードセル方式により設計された図形パタン群中に同一の図形パタンのセルがあった場合には、その各々につき電子ビーム直接描画のための描画用パターンデータを作成するのではなく、同一の図形パタンのセルの一つにつき求めた描画用パターンデータに対し、それら各セルの位置に応じた単なる座標の変換で他のものの描画用パターンデータをも得る方法を提案する。これは当然、変換処理の高速化に繋がり、最終的に集積回路製作上のスループット向上を招き得る。

【0012】

【発明の実施の形態】以下、図1に即し、本発明の望ましい一実施形態につき説明する。まずは図1(A)に示すように、集積回路を構築すべき基板上に例えば矩形の面積領域で規定される試料10の領域があるとする。ここで、図1(B)中のステップ101に示されるように、既述してきたスタンダードセル方式と呼ばれる自動配置配線手法により、試料（基板）の面積領域に関して作製目的の集積回路のパターンデータを作成する。その結果、例えば図1(A)に示すように、当該試料10の面積領域には例えば  $n$  個のセル  $C_{ij}$  が例えば  $m$  行（図示の場合は二行のみを例示）に互って形成される。ただ、図示の場合は一行目のセル群も二行目のセル群も、共に総数は  $n$  個としたが、実際には各行ごとに異なる方が普通である。図示の場合は説明の便宜のための単なる例示に過ぎない。さらに、一般にこのパターンデータは階層構造となるが、図示の場合はその中のある特定の階層が示されているものとする。以下の説明は各階層について同じように適用することができる。

【0013】本発明では次いで、図1(B)中のステップ102で示すように、一つのセル  $C_{ij}$  の全面積領域を従来におけるフィールド11（図2）に相当する単位の全面積領域と考え、これら各セル  $C_{ij}$  を電子ビーム直接描画時に一どきに高速描画可能なサブフィールド12に分割した上で、各サブフィールド内の図形パターンデータを当該電子ビーム直接描画法に適当なデータ形式に変換し、描画用パターンデータを作成する。

【0014】本発明によるこのようなサブフィールド12の設定に関し、従来と異なるのは、これまではフィールド11（図2）が全て予め決定された均等な面積領域であり、描くべき個々のセル  $C_{ij}$  の大きさには全く無関係であった所、本発明では言わば各セル  $C_{ij}$  の大きさに応じ

て各フィールド領域が結果として異なる点である。

【0015】なお、このように複数のサブフィールド12に分割した結果は、模式的には図1(A)中において抽出、拡大して示されたセル  $C_{21}$ ,  $C_{23}$  の平面図に認められる。セル  $C_{21}$  はこの場合、それぞれ等しい面積の十個のサブフィールド12に分割され、セル  $C_{23}$  は、やはり等しい面積の四個のサブフィールド12に分割されている。ただ、図示しているように、サブフィールド12の境界が各セル  $C_{ij}$  内の図形パタン13を横切ることはあり得るが、これは別に構わない。従来におけるように、電子ビームの最大偏向角範囲におけるフィールド領域11を横切ると異なり、図形描画精度が大きく損なわれることはない。また、分割する各サブフィールド12の大きさは、上述のようにそれぞれ均等面積にするのが便利ではあるが、それぞれに異ならせても良い。

【0016】もっとも、少し注意せねばならないのは、一つのセル  $C_{ij}$  の大きさが従来における一つのフィールド領域よりも大きい場合である。仮に、従来のフィールドよりも大きいと、いくら一つのセル  $C_{ij}$  を複数のサブフィールド12に分割しても、端の方に位置するサブフィールド12では電子ビームの偏向可能範囲を越えてしまう恐れが出てくるし、そうでなくても偏向歪みの悪影響を受け易くなる。

【0017】が、現在ではもとより、将来的に考えるとそのような状況の発生する恐れは極めて低い。むしろ、各セル  $C_{ij}$  の大きさは益々もって小さくなる傾向にあり、従って本発明に即し分割するサブフィールド12の個数は少なくなる方向にある。例えば、既述のようにサブフィールド12を  $100\mu\text{m}$  角程度以下に設定する場合でも、各セル  $C_{ij}$  の大きさは現時点で既に、この大きさに対して変わらない。少なくとも  $\text{mm}$  角のオーダーにはならないことが多く、大きいものでも  $200\mu\text{m} \times 500\mu\text{m}$  程度等となることが多い。この場合には、図1(A)中で拡大して示したセル  $C_{21}$  に示す通り、サブフィールド12への分割は十分分割程度で良くなる。もちろん、それでもなお、特殊な場合として、あるセル  $C_{ij}$  の大きさが相当に大きく、図2に即して説明した一つのフィールド11よりも大きくなるときには、当該セルを二分割等、適当数に分割し、分割したものの一つ宛を一つのセルとして取扱い、それを適当個数のサブフィールドに分割すれば良い。

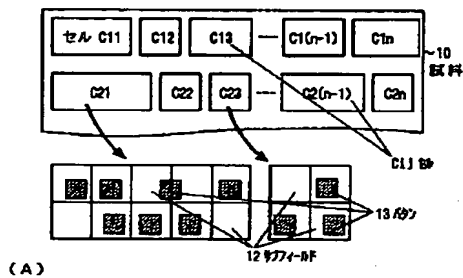
【0018】さらに、この望ましい実施形態では、図形パタン  $C_{ij}$  中に同一のものがある場合、図1(B)中のステップ102でそれらの中の最初の一つについてサブフィールドを分割設定し、図形パターンデータに基づき電子ビーム描画用のパターンデータを変換、作成したならば、ステップ103で示すように、同一のパタンのセルが他にある場合には、既に作成した描画用パターンデータに基づき、一般には単なるセルの位置の相違に基づく位置座標の変換処理で、当該異なるセルに対しての描画用パターンデータをも作成する。当然、この手法は変換処理の高速

化を生んで望ましい。そこで、こうした処理をステップ104 からステップ102,103,104 の繰返しで示すように、他のパタンのセルに対しても施した後、ステップ105 で示すように本発明方法のこの回の終了とすれば良い。

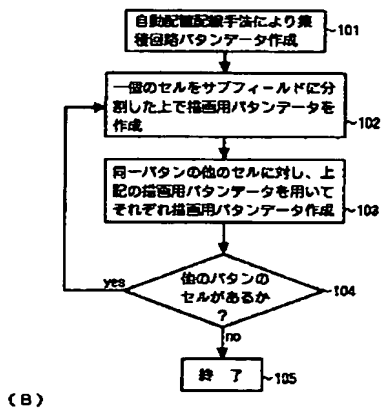
【0019】

【発明の効果】本発明によると、セルのパタン情報自体を利用してサブフィールドを設定し、電子ビーム直接描画用パタンデータを作成するので、描画に際しフィールド（電子ビーム最大偏向可能範囲）を越えることは決してなく、高精度な描画が行え、しかもスタンダードセル方式に従って作成された図形パタンデータから電子ビーム駆動用のデータへの変換作業を効率的になすことができる。また、本発明の下位の態様にも従い、同一セルについては同一描画用パタンデータを援用するようにした\*

【図1】



(A)



(B)

\* 場合、後者の効果はより一層高まる。

【図面の簡単な説明】

【図1】本発明方法の説明とサブフィールドに分割されるセルの説明図である。

【図2】電子ビーム直接描画に関する従来のフィールドとサブフィールドの関係、及びフィールドに跨がる図形パタンが生成されてしまう様子の説明図である。

【符号の説明】

- 10 試料（基板）、
- 11 フィールド、
- 12 サブフィールド、
- 13 図形パタン、
- 13' フィールドに跨がる図形パタン、
- Cij セル。

【図2】

